

Requested Patent: JP59061136A  
Title: MASK DEFECT INSPECTING DEVICE ;  
Abstracted Patent: JP59061136 ;  
Publication Date: 1984-04-07 ;  
Inventor(s): IKENAGA OSAMU ;  
Applicant(s): TOSHIBA KK ;  
Application Number: JP19820171852 19820930 ;  
Priority Number(s): ;  
IPC Classification: H01L21/30 ;

Equivalents:

**ABSTRACT:**

**PURPOSE:** To eliminate the error of defect detection originated in the difference in defect measurements and to contrive improvement and the like in the inspection through put and the through put in the correction process to be performed after inspection by a method wherein white defects and black defects are compared with the independent maximum measurements of allowable defect respectively and a defect inspection is performed in the most accurate manner.

**CONSTITUTION:** The first scanning signal sent from a signal detection section 17 is registered in a detection data buffer 21, and then it is sent to a differential signal generating circuit 25 through the intermediary of the first data conversion circuit 23. The second scanning signal sent from a reference signal generating section 18 is registered in a design data buffer 22 in the same manner as above and sent to the differential signal generating circuit 25 through intermediary of the second data conversion circuit 24. The measurements of detected defect of the differential signal generating circuit 25 is sent to a defect decision circuit 26 and whether the detected defect is a black one or a white one is detected based on the positive or negative output signal of the differential signal generating circuit. Based on the result of said detection, a defect decision is given whether it is a defect having the measurements in excess of the maximum allowable defect measurements registered in the black or white defect decision buffers 27 and 28. The output signal of this defect decision circuit 26 is outputted to a computer 13 as the decision information of the defect decision part 19.

⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑫ 公開特許公報 (A)

昭59—61136

⑤ Int. Cl.<sup>3</sup>  
H 01 L 21/30

識別記号

庁内整理番号  
Z 6603—5F

⑬ 公開 昭和59年(1984)4月7日

発明の数 1  
審査請求 有

(全 4 頁)

⑭ マスク欠陥検査装置

京芝浦電気株式会社総合研究所  
内

⑯ 特 願 昭57—171852

⑰ 出 願 人 東京芝浦電気株式会社

⑱ 出 願 昭57(1982)9月30日

川崎市幸区堀川町72番地

⑲ 発 明 者 池永修

⑳ 代 理 人 弁理士 鈴江武彦 外 2 名

川崎市幸区小向東芝町1番地東

明 細 書

1. 発明の名称

マスク欠陥検査装置

2. 特許請求の範囲

(1) 半導体集積回路の製作に用いられるフォトマスクに光を照射する光照射部と、上記光の照射及びフォトマスク上での光照射位置の移動により得られる上記フォトマスクに形成された被検査パターンに対応する第1の走査信号を検出する信号検出部と、上記被検査パターンを形成する際の設計データを基に得られる第2の走査信号を発生する基準信号発生部と、前記被検査パターンに許容される黒系欠陥及び白系欠陥の各最大寸法が設定され、前記第1及び第2の走査信号の差分を求め前記被検査パターンの欠陥寸法を検出すると共に黒系欠陥若しくは白系欠陥のいずれかであるかを検出し、この検出結果に対応する上記設定された黒系欠陥若しくは白系欠陥の許容欠陥寸法と上記検出欠陥寸法とを比較し検出欠陥寸法が許容欠陥寸法より大

るとき欠陥有りと判定する判定部とを具備してなることを特徴とするマスク欠陥検査装置。

(2) 前記判定部は、前記被検査パターンに許容される黒系欠陥の最大寸法が保持された黒系欠陥判定バッファ、前記被検査パターンに許容される白系欠陥の最大寸法が保持された白系欠陥判定バッファ、前記第1及び第2の走査信号の差分を求める差分信号発生回路、この差分信号発生回路で得られる差分信号に基づいて前記被検査パターンの欠陥寸法を検出すると共に黒系欠陥若しくは白系欠陥のいずれかであるかを検出し、この検出結果に対応する上記各バッファのいずれかに保持された許容欠陥寸法と上記検出欠陥寸法とを比較し検出欠陥寸法が許容欠陥寸法より大るとき欠陥有りと判定する判定回路からなるものである特許請求の範囲第1項記載のマスク欠陥検査装置。

3. 発明の詳細な説明

[ 発明の技術分野 ]

本発明は、半導体集積回路の製作時に用いら

れるフォトマスクの欠陥の有無及びパターンの正否を検査するマスク欠陥検査装置に関する。  
〔発明の技術的背景とその問題点〕

従来、フォトマスクに形成されたパターンの検査を行うマスク欠陥検査装置においては、フォトマスクにパターンを形成する際に用いられる設計データに基づいて発生された走査信号（第2の走査信号）と、設計データを基に形成された被検査パターンから得られた走査信号（第1の走査信号）とを比較照合して欠陥の有無及びパターンの正否を検査している。つまり、上記第1及び第2の走査信号の比較により欠陥パターンの大きさを認識してその大きさと許容欠陥最大寸法との比較を行い、許容欠陥最大寸法より小さい欠陥パターンに関してはフォトマスクからウェーハへパターンを転写されても悪影響を及ぼさない等の理由により、欠陥と判定しないと云う検査を行っている。

しかしながら、この種の装置にあっては次のような問題があった。すなわち、被検査パター

ンには白系欠陥と黒系欠陥とが存在し、白系欠陥に許容される欠陥寸法と黒系欠陥に許容される欠陥寸法とは一般に異なる大きさである。そして、上述した従来装置では許容欠陥最大寸法が白系欠陥及び黒系欠陥で共通となっているので、白系欠陥か黒系欠陥かのいずれかを主<sup>ま</sup>体とした検査しかできない。このため、欠陥検査後の修正工程において白系欠陥か黒系欠陥かを人為的に確認し、さらに修正を要する欠陥か要しない欠陥かを判定する必要性が生じ、したがって検査から修正までの時間が長くなるという問題がある。また、白系欠陥と黒系欠陥とを検出する場合に、前記走査信号の違いにより微妙な誤差が生じる等の問題があった。

〔発明の目的〕

本発明の目的は、白系欠陥及び黒系欠陥に許容される各欠陥寸法の差に起因する欠陥検出誤差をなくすことができ、検査スループットの向上及び欠陥検査後の修正工程におけるスループット向上等をはかり得るマスク欠陥検査装置を

提供することにある。

〔発明の概要〕

本発明の骨子は、白系欠陥と黒系欠陥とをそれぞれ独立な許容欠陥最大寸法と比較し、より正確な欠陥検査を行うことにある。

すなわち本発明は、半導体集積回路の製作に用いられるフォトマスクの欠陥の有無及びパターンの正否を検査するマスク欠陥検査装置において、上記フォトマスクに光を照射する光照射部と、上記光の照射及びフォトマスク上での光照射位置の移動により得られる上記フォトマスクに形成された被検査パターンに対応する第1の走査信号を検出する信号検出部と、上記被検査パターンを形成する際の設計データを基に得られる第2の走査信号を発生する基準信号発生部と、上記被検査パターンに許容される黒系欠陥及び白系欠陥の各最大寸法が設定され、上記第1及び第2の走査信号の差分を求め上記被検査パターンの欠陥寸法を検出すると共に黒系欠陥若しくは白系欠陥のいずれかであるかを検出

し、この検出結果に対応する上記設定された黒系欠陥若しくは白系欠陥の許容欠陥寸法と上記検出欠陥寸法とを比較し検出欠陥寸法が許容欠陥寸法より大なるとき欠陥有り<sup>あり</sup>と判定する判定部とを設けるようにしたものである。

〔発明の効果〕

本発明によれば、黒系欠陥と白系欠陥との修正工程の違いにより生じる許容欠陥最大寸法の差、つまり黒系欠陥及び白系欠陥に許容される各欠陥寸法の差に起因する欠陥検出誤差をなくすることができる。さらに、黒系欠陥を検出する場合と白系欠陥を検出する場合との微妙な走査信号の誤差分を補正することが可能となる。また、黒系欠陥及び白系欠陥の検出欠陥寸法がそれぞれ対応する許容欠陥最大寸法と比較されることとなるので、欠陥検査を必要最小限の時間で正確に行うことが可能であり、欠陥検査のスループットが向上する。しかも修正を行う際、黒系欠陥か白系欠陥かを人為的に確認する作業が不要となり、検査から修正までの一連の工程

でのスループットが向上する等の効果を奏する。  
〔発明の実施例〕

第1図(a)は設計データに応じたパターンを示す平面図、同図(b)は欠陥の存在する実際の被検査パターンを示す平面図であり、図中1は正規のパターン、2は白系欠陥、3は黒系欠陥を示している。

第2図は本発明の一実施例に係わるマスク欠陥検査装置の概略構成を示すブロック図である。図中11はフォトマスク12を載置する試料台であり、この試料台11は計算機13から指令を受けたステージ駆動制御部14によりX方向(紙面左右方向)及びY方向(紙面表裏方向)に移動されるものとなっている。そして、試料台11の移動位置は、例えばレーザ干渉計からなるステージ位置測定部15により測定されるものとなっている。

一方、試料台11の上方には、光源(光照射部)16が配置されている。光源16からの光は、試料台11上に載置されるフォトマスク

12上にスポット照射され、その透過光が信号検出部17の受光面に照射される。ここで、上記光照射と共に試料台11を連続移動させることにより、信号検出部17ではフォトマスク12の被検査パターンに対応した走査信号(第1の走査信号)が検出される。そして、この検出走査信号は、基準信号発生部18により上記被検査パターンを形成する際の設計データに基づいて発生された走査信号(第2の走査信号)と共に、欠陥判定部19に供給されるものとなっている。

欠陥判定部19は、第3図に示す如く検出データバッファ21、設計データバッファ22、第1データ変換回路23、第2データ変換回路24、差分信号発生回路25、欠陥判定回路26、黒系欠陥判定バッファ27及び白系欠陥判定バッファ28から構成されている。すなわち、前記信号検出部17からの第1の走査信号は検出データバッファ21に登録され、第1データ変換回路23を介して差分信号発生回路

25に送られる。同様に前記基準信号発生部18からの第2の走査信号は設計データバッファ22に登録され、第2データ変換回路24を介して差分信号発生回路25に送られる。差分信号発生回路25は上記入力した各走査信号の差、前記被検査パターンの欠陥寸法を検出するものであり、この検出欠陥寸法は欠陥判定回路26に送られる。欠陥判定回路26は、上記差分信号発生回路25の出力信号の正負に基づいて検出欠陥が黒系欠陥か白系欠陥であるかを検出し、この検出結果に基づき黒系欠陥判定バッファ27或いは白系欠陥判定バッファ28に登録された許容欠陥最大寸法と上記検出欠陥寸法とを比較照合し、検出欠陥寸法が許容欠陥最大寸法より大なるとき欠陥有りと判定するものである。そして、この欠陥判定回路26の出力信号が欠陥判定部19の判定情報として前記計算機13に送出されるものとなっている。なお、黒系欠陥判定バッファ27に登録された許容欠陥寸法は黒系欠陥に許容される最大寸法(スレ

ッシュールドレベル)に相当するものであり、白系欠陥判定バッファ28に登録された許容欠陥寸法は白系欠陥に許容される最大寸法(スレッシュールドレベル)に相当するものである。

このような構成であれば、欠陥判定部19の差分信号発生回路25により前記第1及び第2の走査信号が比較され、これにより欠陥寸法を検出することができる。そして、この検出欠陥が前記第1図(b)に示す黒系欠陥3である場合、黒系欠陥判定バッファ27に登録された許容欠陥最大寸法と上記検出欠陥寸法とが比較され、検出欠陥寸法が許容欠陥最大寸法より大なるときのみ欠陥有りと判定される。同様に、検出欠陥が第1図(b)に示す白系欠陥2である場合、白系欠陥判定バッファ28に登録された許容欠陥最大寸法と検出欠陥寸法が比較され、検出欠陥寸法が許容欠陥最大寸法より大なるときのみ欠陥有りと判定される。つまり、黒系欠陥3と白系欠陥2とが、それぞれに対応する独立した許容欠陥最大寸法と比較されることになる。した

がって、欠陥検査を必要最小限の時間で、かつ正確に行うことが可能となる。このため、欠陥検査のスループット向上及び修正工程におけるスループット向上等をはかり得る。

なお、本発明は上述した実施例に限定されるものではない。例えば、前記被検査パターンに対応する第1の走査信号を検出するための手段として、前記試料台を移動する代わりに、前記光源を移動するようにしてもよい。さらに、フォトマスクの透過光を検出する代わりに、フォトマスクからの反射光を検出して第1の走査信号を得ることも可能である。また、前記黒系欠陥判定バッファ及び白系欠陥判定バッファに登録する各許容欠陥最大寸法は、検査するパターンの複雑さに応じて適宜定めればよい。その他、本発明の要旨を逸脱しない範囲で、種々変形して実施することができる。

#### 4. 図面の簡単な説明

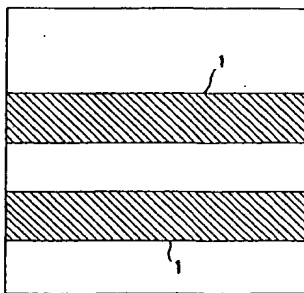
第1図(a)は設計データに対応したパターンを示す平面図、同図(b)はフォトマスク上の種々の

欠陥の存在する被検査パターンを示す平面図、第2図は本発明の一実施例に係わるマスク欠陥検査装置の概略構成を示すブロック図、第3図は上記装置の要部構成を具体化して示すブロック図である。

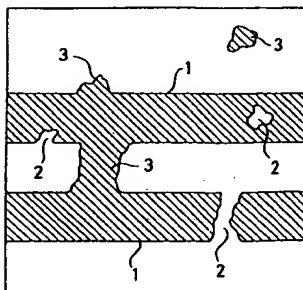
1…正規のパターン、2…白系欠陥、3…黒系欠陥、11…試料台、12…フォトマスク、13…計算機、14…ステージ駆動制御部、15…ステージ位置測定部、17…信号検出部、18…基準信号発生部、19…欠陥判定部、21…検出データバッファ、22…設計データバッファ、23…第1データ変換回路、24…第2データ変換回路、25…差分信号発生回路、26…欠陥判定回路、27…黒系欠陥判定バッファ、28…白系欠陥判定バッファ。

出願人代理人 弁理士 鈴 江 武 彦

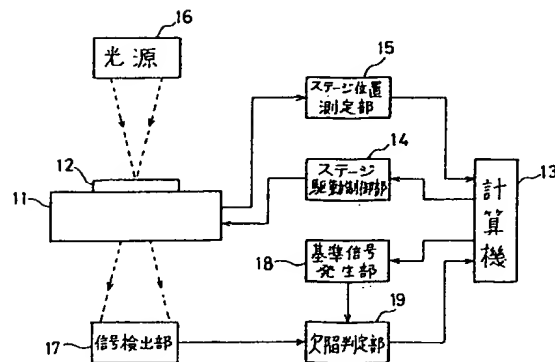
第1図  
(a)



(b)



第2図



第3図

